

1140812

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-260435

(43)公開日 平成9年(1997)10月3日

(51) Int.Cl. ⁶ H 01 L 21/60 21/56 23/12	識別記号 3 1 1	府内整理番号 F I H 01 L 21/60 21/56 23/12	技術表示箇所 3 1 1 S E L
---	---------------	---	-----------------------------

審査請求 未請求 請求項の数6 OL (全7頁)

(21)出願番号 特願平8-70350	(71)出願人 000221199 東芝マイクロエレクトロニクス株式会社 神奈川県川崎市川崎区駅前本町25番地1
(22)出願日 平成8年(1996)3月26日	(71)出願人 000003078 株式会社東芝 神奈川県川崎市幸区堀川町72番地
	(72)発明者 平野 尚彦 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内
	(72)発明者 土井 一英 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内
	(74)代理人 弁理士 鈴江 武彦

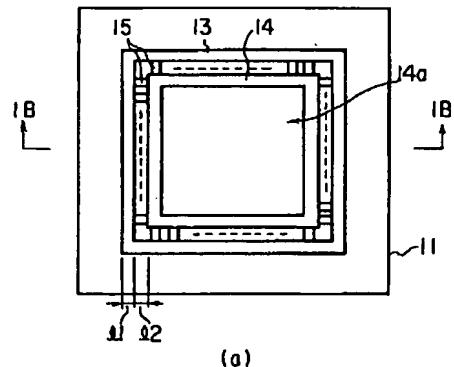
最終頁に続く

(54)【発明の名称】 半導体装置

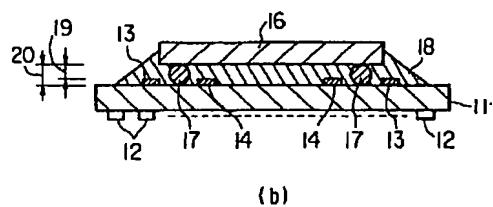
(57)【要約】

【課題】半導体チップと基板との間の隙間が狭いため、この隙間に洗浄剤を進展させ、循環させることが困難であり、且つこの隙間に樹脂を充填する際、未充填領域が発生する。

【解決手段】第2のソルダーレジスト14をリング状として、半導体チップ16と基板11との間に十分な隙間19、20を形成している。したがって、隙間19、20に洗浄剤を確実に進展できるとともに洗浄剤の循環を促進できるため、洗浄効果を向上できる。しかも、半導体チップ16と基板11との間に十分な隙間19、20が存在するため、樹脂18を充填する際、樹脂18の滞留を防止でき、未充填領域の発生を防止できる。



(a)



(b)

【特許請求の範囲】

【請求項1】 基板と、

前記基板の表面に配置され、前記基板の表面を露出する開口部を有する第1のソルダーレジストと、
前記基板の表面で前記第1のソルダーレジストの前記開口部内に配置され、前記第1のソルダーレジストと同一の高さを有するとともに、前記基板の表面を露出する開口部を有するリング状の第2のソルダーレジストと、
前記基板の表面で前記第1、第2のソルダーレジストの相互間に露出され、半導体チップに設けられた複数のバンプが接続される複数の電極とを具備することを特徴とする半導体装置。

【請求項2】 前記基板と前記半導体チップの相互間に樹脂が充填されることを特徴とする請求項1記載の半導体装置。

【請求項3】 基板と、

前記基板の表面に配置され、前記基板の表面を露出する開口部を有する第1のソルダーレジストと、
前記基板の表面で前記第1のソルダーレジストの前記開口部内に配置され、前記第1のソルダーレジストと同一の高さを有するとともに、前記基板の表面を露出する開口部を有するリング状の第2のソルダーレジストと、
前記基板の表面で前記第1、第2のソルダーレジストの相互間に露出された複数の電極と、
前記複数の電極に接続され、前記第1、第2のソルダーレジストの高さより高い複数のバンプが表面に設けられ、前記バンプが前記電極に接続された状態で、前記表面が前記第2のソルダーレジストの開口部から露出される前記基板の表面と対向される半導体チップと、

前記基板と前記半導体チップの相互間に設けられ、前記第1、第2のソルダーレジストと半導体チップとの隙間から充填される樹脂とを具備することを特徴とする半導体装置。

【請求項4】 前記第1のソルダーレジストはリング状であることを特徴とする請求項1又は3に記載の半導体装置。

【請求項5】 前記第1のソルダーレジストは前記樹脂の供給位置に対応する部分の面積が他の部分より大きくなっていることを特徴とする請求項1又は3に記載の半導体装置。

【請求項6】 前記第1のソルダーレジストと第2のソルダーレジストの相互間、且つ角部には第1、第2のソルダーレジストを接続する第3のソルダーレジストが設けられることを特徴とする請求項1又は3に記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、例えばフリップチップ実装技術を用いた半導体装置に係わり、特に、フリップチップを基板に実装する場合の技術に関する。

【0002】

【従来技術】半田バンプによるフリップチップ実装技術を用いた半導体装置では、半導体チップをパッケージとしての基板に接続する際、半田の酸化膜を除去するためフラックスを使用する。このフラックスは半導体チップを基板に実装した後、超音波洗浄によって除去していた。しかし、フラックスはチップと基板との間の極めて狭い領域に存在するため、洗浄することが困難であった。そこで、洗浄を促進するため、従来は超音波の強度を高くしていたが、この場合、バンプが破壊されたり、チップにダメージが加わる等の問題を有していた。

【0003】また、半田バンプの接続の信頼性を向上させるため、フラックスを洗浄した後、チップと基板の相互間に樹脂を充填している。この樹脂の充填は、チップと基板との隙間の毛細管現象を利用して行われる。

【0004】

【発明が解決しようとする課題】図6は、特開平5-144880に記載された従来のこの種の半導体装置を示している。この半導体装置において、図6(a)に示すように、基板61の表面はソルダーレジスト62で覆われている。このソルダーレジスト62には複数の開口部63が設けられ、この開口部63内にバンプと接続される電極64が露出されている。このように、従来の半導体装置は、電極64の部分を除いて、基板61の表面がソルダーレジスト62で覆われている。このため、図6(b)に示すように、半導体チップ65のバンプ66を電極64に接続した場合、半導体チップ65と基板61との隙間が狭くなっている。

【0005】前記フラックス洗浄は、洗浄剤がフラックスを膨潤させ、フラックスを洗浄剤中に溶解させるプロセスであり、洗浄剤がフラックスの存在する部位に継続的に接し、フラックスを溶融した洗浄剤が循環する必要を有している。しかし、半導体チップと基板の隙間が狭い場合、洗浄剤が循環せることが困難となる。

【0006】また、一般に、樹脂充填は、例えはエポキシ系の流動性を有する樹脂67を、ノズル・ディスペンサ等で構成された樹脂供給装置によって、図6(c)に矢印で示すように、半導体チップ65の一側面から半導体チップ65と基板61との間に充填する。しかし、前記隙間がソルダーレジスト62によって狭くなっているため、樹脂が半導体チップ65と基板61との間に侵入する速度より、半導体チップ65の周囲に回り込む速度のほうが早くなる。したがって、半導体チップ65とソルダーレジスト62の間に未充填の領域68が発生する。さらに、前記樹脂にはバンプの接続寿命を向上させる目的で、無機物のフィラーを混入するが、半導体チップと基板の隙間が狭い場合、フィラーが隙間につまり、半導体チップ65とソルダーレジスト62の間に樹脂を充填することが一層困難となる。

【0007】樹脂中に混入するフィラーについては、フ

ィラーの径を小さくするなどの工夫により隙間での目詰まりを改善することが可能である。しかし、フィラーを混入することにより、樹脂の流動性が劣化するため、樹脂の未充填領域を無くすることは困難である。しかも、近時、半導体装置に設けられるバンプのピッチは益々狭められているため、半導体チップと基板との間の隙間は一層狭くされる傾向にある。したがって、樹脂の未充填領域が発生するという問題はさらに深刻となることが予想される。

【0008】この発明は、上記課題を解決するためになされたものであり、半導体チップと基板との間の隙間が狭くなった場合においても、これらの隙間に確実に洗浄剤を循環させることができるとともに、樹脂を確実に充填することが可能な半導体装置を提供しようとするものである。

【0009】

【課題を解決するための手段】この発明は、基板と、前記基板の表面に配置され、前記基板の表面を露出する開口部を有する第1のソルダーレジストと、前記基板の表面で前記第1のソルダーレジストの前記開口部内に配置され、前記第1のソルダーレジストと同一の高さを有するとともに、前記基板の表面を露出する開口部を有するリング状の第2のソルダーレジストと、前記基板の表面で前記第1、第2のソルダーレジストの相互間に露出され、半導体チップに設けられた複数のバンプが接続される複数の電極とを有している。

【0010】また、この発明は、前記基板の表面に配置され、前記基板の表面を露出する開口部を有する第1のソルダーレジストと、前記基板の表面で前記第1のソルダーレジストの前記開口部内に配置され、前記第1のソルダーレジストと同一の高さを有するとともに、前記基板の表面を露出する開口部を有するリング状の第2のソルダーレジストと、前記基板の表面で前記第1、第2のソルダーレジストの相互間に露出された複数の電極と、前記複数の電極に接続され、前記第1、第2のソルダーレジストの高さより高い複数のバンプが表面に設けられ、前記バンプが前記電極に接続された状態で、前記表面が前記第2のソルダーレジストの開口部から露出される前記基板の表面と対向される半導体チップと、前記基板と前記半導体チップの相互間に設けられ、前記第1、第2のソルダーレジストと半導体チップとの隙間から充填される樹脂とを有している。

【0011】さらに、前記第1のソルダーレジストはリング状とされている。また、前記第1のソルダーレジストは樹脂の供給位置に対応する部分の面積が他の部分よりも大きくなっている。

【0012】また、前記第1のソルダーレジストと第2のソルダーレジストの相互間、且つ角部には第1、第2のソルダーレジストを接続する第3のソルダーレジストが設けられている。

【0013】

【発明の実施の形態】以下、この発明の実施の形態について、図面を参照して説明する。半導体チップと基板との間の隙間に樹脂の未充填部分が発生するメカニズムは次のように考えられる。

【0014】(a) フィラーが局所的に凝縮し、隙間内部で目詰まりを起こすこと、あるいは、樹脂の凝縮により、樹脂の進展速度が低下すること。

(b) 隙間がある程度以下になると、その隙間に侵入できる樹脂の全体量が減少し、チップや基板表面の凹凸を核として未充填領域を発生する可能性があること。

【0015】(c) 隙間を樹脂が侵入する場合、樹脂とフィラーが分離し、進展の遅いフィラーが障害となり、未充填領域を発生する。

未充填部分が発生するメカニズムは、以上のようなあるが、これら発生原因のいずれに対しても、半導体チップと基板との間の隙間を十分確保することにより、未充填部分の発生を回避できことが判明した。さらに、樹脂を隙間に供給する際、供給箇所に凹凸が存在すると、その部分に樹脂が滞留し、毛細管現象によって樹脂が隙間内に侵入しないことが明らかとなった。

【0016】チップと基板の相互間に隙間を形成する手段としては、基板に凹部を形成することが考えられる。しかし、この場合、凹部によって電極領域が減少するとともに、基板の構造が複雑化する。したがって、設計が困難で製造コストが高騰することが考えられる。

【0017】そこで、この発明では、半導体チップと基板との間の隙間で、基板の表面に設けられるソルダーレジストをほぼリング状にバターニングすることにより、フラックスの洗浄や樹脂充填を良好に行うことが可能な隙間を確保している。

【0018】図1は、この発明の第1の実施例を示すものである。例えばCSP(Chip Scale Package)基板11の裏面には、複数の接続端子12が設けられている。前記基板11の表面には、図1(a)に示すように、第1、第2のソルダーレジスト13、14がリング状、且つ同心状に配置されている。これら第1、第2のソルダーレジスト13、14の相互間、及び第1のソルダーレジスト13の外側、第2のソルダーレジスト14の内側に位置する開口部14aから基板11の表面が露出されている。これら第1、第2のソルダーレジスト13、14は、ソルダーレジストを同心状にバターニングすることによって形成され、第1、第2のソルダーレジスト13、14の相互間には、前記各接続端子12に接続された複数の電極15が露出されている。また、図1(b)に示すように、半導体チップ16の素子形成面には複数のバンプ17が設けられ、各バンプ17は前記電極15に接続される。

【0019】前記第1、第2のソルダーレジスト13、14は、半導体チップ16に形成されたバンプ17を前

記電極15に接続する際、溶融された半田が流れ出すことを防止するダムの役目を果たしている。また、第2のソルダーレジスト14はリング状であるため、半導体チップ16の素子形成面と対向する基板11の表面にはソルダーレジストが形成されていない。したがって、半導体チップ16の素子形成面は基板11と対向している。前記ソルダーレジストの厚さ（高さ）は、樹脂系のレジストの場合、例えば20～40μmであり、セラミック系のレジストの場合、例えば10～30μm程度である。また、バンプ17の高さは、ほぼ70μmである。したがって、第2のソルダーレジスト14と半導体チップ16との間には30μm以上で50μm±10μm以下の隙間19が形成され、第2のソルダーレジスト14の内側で、半導体チップ16と基板11との相互間にはほぼ70μmの隙間20が形成される。

【0020】上記半導体チップ16のバンプ17を基板11の電極15に接続した状態において、洗浄剤を用いてフラックスが洗浄され、この後、半導体チップ16と基板11の相互間に樹脂が充填される。この樹脂の充填は、例えばエポキシ系の流動性を有する樹脂をノズル・ディスペンサ等で構成された図示せぬ樹脂供給装置を用いて、半導体チップ16の一側面から半導体チップ16と基板11との間に充填する。図1（b）は樹脂18を充填した状態を示している。この樹脂18には、図せぬ無機系のフィラーが混入されている。

【0021】前記レジストの材質は、パッケージや実装基板の材質により決定されるため、使用する配線基板の形成技術に応じて適宜選択される。例えば基板の材質がガラスエポキシの場合、レジストの材質はエポキシであり、基板の材質がアルミナの場合、レジストの材質もアルミナとされる。

【0022】また、第1、第2のソルダーレジスト13、14の幅は、基板と半導体チップの間に十分な隙間20を形成するため可能な限り細くすることが望ましい。しかし、バンプからの半田の流出を防止する観点から考えると、図1（a）に示すように、第1、第2のソルダーレジスト13、14の幅11は、第1、第2のソルダーレジスト13、14の相互間距離12より大きくすることが望ましい。

【0023】上記第1の実施例によれば、基板11の表面には、リング状の第1、第2のソルダーレジスト13、14が配置され、半導体チップ16の素子形成面と対向する部分にはソルダーレジストが形成されていない。ソルダーレジストの厚さは前述したように、10～40μmである。したがって、半導体チップ16の素子形成面と基板11との間には、ほぼ30μm～70μmの隙間19、20が形成されている。通常、フラックス洗浄の場合、図2に示すように、半導体チップ16の素子形成面と基板11との隙間が20μm以下になると、急速に洗浄剤の進展速度が低下し、フラックスの洗浄時

間が長くなる。しかし、この実施例の場合、半導体チップ16と基板11との隙間19、20はほぼ30μm～70μmであるため、この隙間に洗浄剤が確実に進展するとともに循環し、十分な洗浄効果を得ることができる。

【0024】また、樹脂の充填において、半導体チップ16と基板11との隙間が例えばフィラーの1.5倍以下になると、樹脂の充填性能が劣化する。しかし、半導体チップ16と基板11との隙間19、20は、前述したように、ほぼ30μm～70μmであり、フィラーの1.5倍以上である。このため、半導体チップ16の一側面から半導体チップ16と基板11との隙間に確実に樹脂を充填でき、未充填領域の発生を防止できる。この結果、バンプや半導体チップの腐食や汚染を防止することができるとともに、樹脂の剥離を防止でき、パッケージとしての長期信頼性を確保できる。

【0025】図3は、この発明の第2の実施例を示すものであり、第1の実施例と同一部分には同一符号を付し、異なる部分についてのみ説明する。第1の実施例において、第1のソルダーレジスト13はリング状にバターニングされていた。この実施例において、電極15より外側に位置する第1のソルダーレジスト31は基板11の端部まで延在され、その表面は平坦化されている。換言すれば、第1のソルダーレジスト31は基板11の全面に設けられ、その中央部には開口部31aが設けられている。この開口部31aの内部には前記第2のソルダーレジスト14が設けられている。

【0026】この実施例によれば、第2のソルダーレジスト14をリング状として、半導体チップ16と基板11との間に十分な隙間を形成するとともに、第1のソルダーレジスト31を基板11の端部まで延在させている。したがって、基板11と半導体チップ16との間の隙間に洗浄剤を確実に進展できるとともに洗浄剤の循環を促進できるため、洗浄効果を向上できる。しかも、電極15の外側に位置する第1のソルダーレジスト31に段差がないため、樹脂を充填する際、電極15の外側に樹脂が滞留することを防止でき、隙間への樹脂の充填を促進できる。

【0027】図4は、この発明の第3の実施例を示すものであり、第1の実施例と同一部分には同一符号を付し、異なる部分についてのみ説明する。第1の実施例において、第1のソルダーレジスト13はリング状にバターニングされていた。この実施例において、第1のソルダーレジスト41はリング状にバターニングされるとともに、樹脂供給部と対応する部分41aが基板11の端部まで延在され、その表面は平坦化されている。

【0028】この実施例によれば、第2のソルダーレジスト14をリング状として、半導体チップ16と基板11との間に十分な隙間を形成するとともに、第1のソルダーレジスト41の樹脂供給部と対応する部分41aを

基板11の端部まで延在させている。したがって、基板11と半導体チップ16との間の隙間に洗浄剤を確実に進展できるとともに洗浄剤の循環を促進できるため、洗浄効果を向上できる。しかも、樹脂を充填する際、部分41aで樹脂が滞留することを防止できるため、隙間への樹脂の充填を促進できる。

【0029】図5は、この発明の第4の実施例を示すものであり、第3の実施例と同一部分には同一符号を付し、異なる部分についてのみ説明する。この実施例において、第1のソルダーレジスト41と第2のソルダーレジスト14の相互間、且つ、各角部には、第1のソルダーレジスト41と第2のソルダーレジスト14とを接続する第3のソルダーレジスト51が形成されている。この実施例によっても第3の実施例と同様の効果を得ることができる。

【0030】尚、基板11はCSPのように半導体チップのみを搭載し、パッケージの一部を構成したが、基板11はCSPに限定されるものではなく、半導体チップとともに他の部品を搭載してもよい。その他、この発明の要旨を変えない範囲において、種々変形実施可能なことは勿論である。

【0031】

【発明の効果】以上、詳述したようにこの発明によれば、第2のソルダーレジストをリング状として、半導体チップと基板との間に十分な隙間を形成している。したがって、基板と半導体チップとの間の隙間に洗浄剤を確実に進展できるとともに洗浄剤の循環を促進できるため、洗浄効果を向上できる。しかも、半導体チップと基板との間に十分な隙間が存在するため、樹脂の滞留を防止でき、未充填領域の発生を防止できる。

【0032】また、第1のソルダーレジストの電極外部全部、又は樹脂供給部に対応する部分を基板の端部まで延在させている。したがって、樹脂を充填する際、電極*

*の外側に樹脂が滞留することを防止でき、隙間への樹脂の充填を促進できる。

【図面の簡単な説明】

【図1】この発明の第1の実施例を示すものであり、図1(a)は平面図、図1(b)は図1(a)の1B-1B線に沿った断面を拡大して示す図。

【図2】隙間と洗浄時間の関係を説明するために示す図。

【図3】この発明の第2の実施例を示すものであり、図3(a)は平面図、図3(b)は図3(a)の3B-3B線に沿った断面を拡大して示す図。

【図4】この発明の第3の実施例を示すものであり、図4(a)は平面図、図4(b)は図4(a)の4B-4B線に沿った断面を拡大して示す図。

【図5】この発明の第4の実施例を示すものであり、図5(a)は平面図、図5(b)は図5(a)の5B-5B線に沿った断面を拡大して示す図。

【図6】従来の半導体装置の一例を示すものであり、図6(a)は平面図、図6(b)は図6(a)の6B-6B線に沿った断面を拡大して示す図、図6(c)は樹脂の流れを説明するために示す図。

【符号の説明】

11…基板、

13、31、41、…第1のソルダーレジスト、

14…第2のソルダーレジスト、

14a…開口部、

15…電極、

16…半導体チップ、

17…バンブ、

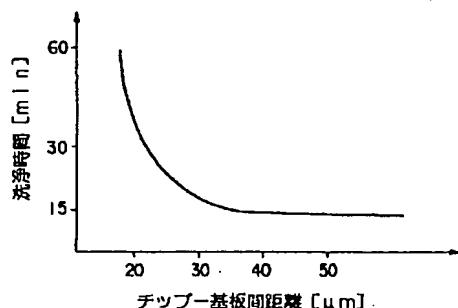
18…樹脂、

19、20…隙間、

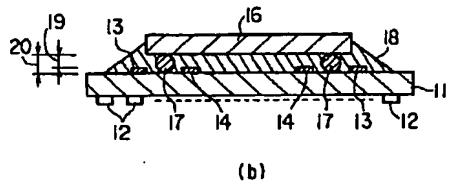
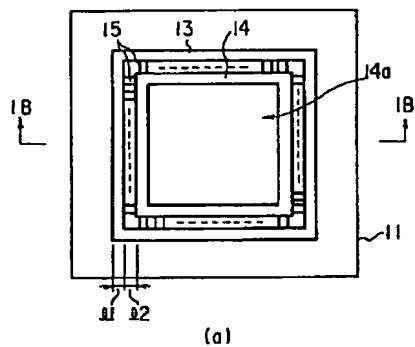
41a…部分、

51…第3のソルダーレジスト。

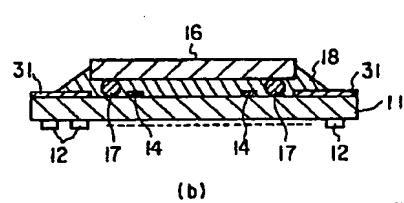
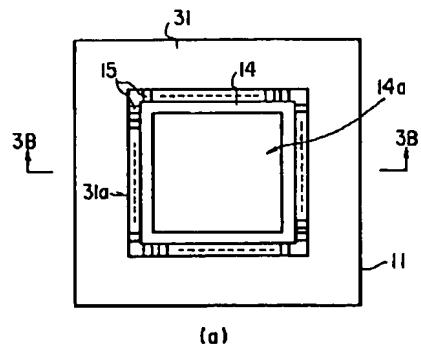
【図2】



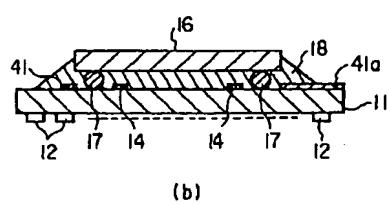
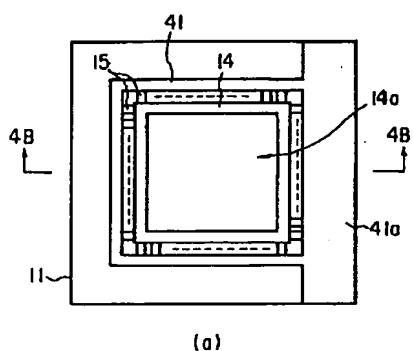
【図1】



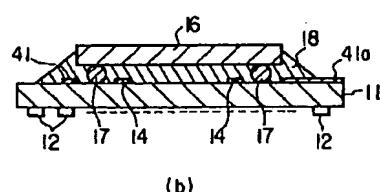
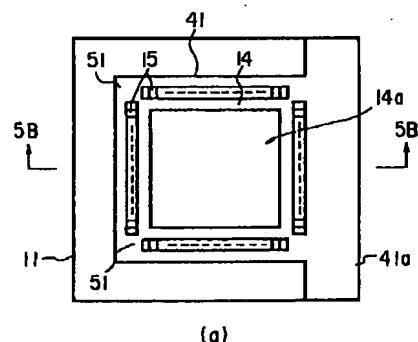
【図3】



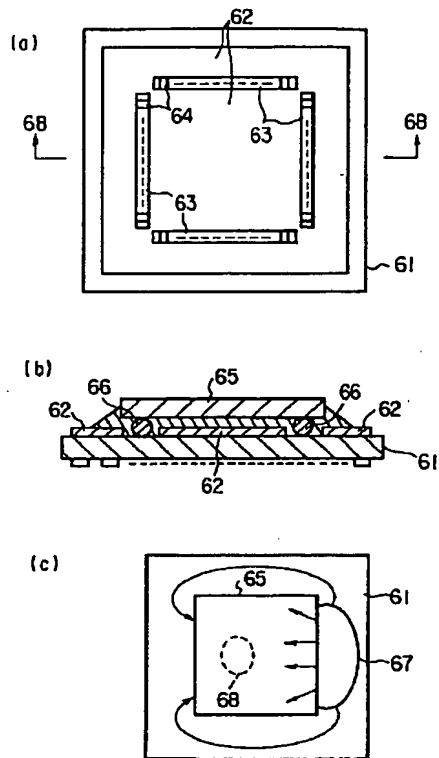
【図4】



【図5】



【図6】



フロントページの続き

(72)発明者 田沢 浩

神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝研究開発センター内

(72)発明者 柴崎 康司

神奈川県川崎市川崎区駅前本町25番地1
東芝マイクロエレクトロニクス株式会社内